

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-091869

(43)Date of publication of application : 04.04.1997

(51)Int.Cl.

G11B 20/10

(21)Application number : 07-267765

(71)Applicant : SONY CORP

(22)Date of filing : 21.09.1995

(72)Inventor : KATO FUMIHIKO

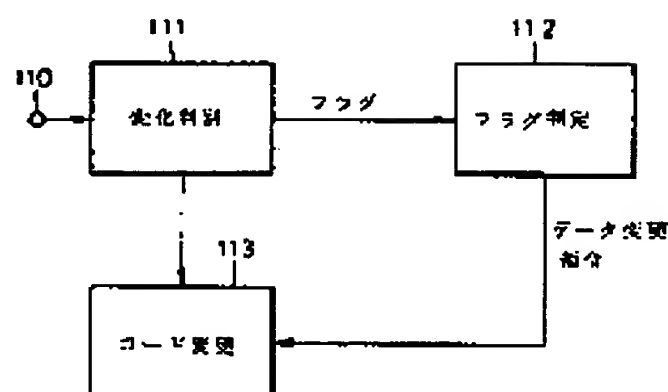
(54) DIGITAL SIGNAL RECORDING DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a digital signal recording device capable of shortening the processing time of a controller in the case of processing a digital audio signal transmitted to a digital audio I/O terminal.

SOLUTION: A change discrimination block 111 fetches control information on the presence or absence of copy prohibition or emphasis, etc., in an audio digital signal of a prescribed format at a specific cycle, and detects whether or not the control information has changed.

When the change discrimination block 111 detects that the control information has changed, it sends a flag to a flag judgment block 112. The flag judgment block 112 gives a command to a code change block 113 to perform a process to change a sub-code. Since the sub-code data forming process is performed only when the control information changes by detecting the presence or absence of a pre-emphasis or a change in information on copy, the load of the controller is reduced and the processing time of the controller can be shortened.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平9-91869

(43)公開日 平成9年(1997)4月4日

(51)Int.Cl.⁶

G 1 1 B 20/10

識別記号

庁内整理番号

7736-5D

F I

G 1 1 B 20/10

技術表示箇所

D

審査請求 未請求 請求項の数3 F D (全 8 頁)

(21)出願番号 特願平7-267765

(22)出願日 平成7年(1995)9月21日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 加藤 文彦

東京都品川区北品川6丁目7番35号 ソニー株式会社内

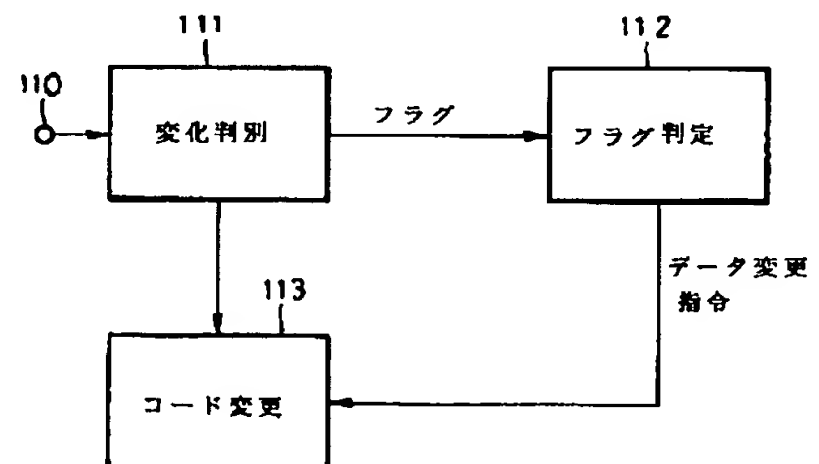
(74)代理人 弁理士 杉浦 正知

(54)【発明の名称】 デジタル信号記録装置

(57)【要約】

【課題】 デジタルオーディオ入出力端子に送られてくるデジタルオーディオ信号を記録する場合に、コントローラの処理時間が短縮できるデジタル信号記録装置を提供する。

【解決手段】 変化判別ブロック111は、所定のフォーマットのデジタルオーディオ信号中のコピー禁止やエンファシスの有無等の制御情報を所定周期毎に取り込み、制御情報が変化したかどうかを検出する。変化判別ブロック111は、制御情報が変化したことを検出すると、フラグ判定ブロック112にフラグを送る。フラグ判定ブロック112は、コード変更ブロック113にサブコードを変更する処理を行うように指令を与える。プリエンファシスの有無やコピーに関する情報が変化したかどうかを検出し、変化したときにのみ、サブコードデータを形成する処理が行われるので、コントローラの負担が軽くなり、コントローラの処理時間が短縮できる。



【特許請求の範囲】

【請求項 1】 所定のフォーマットのデジタルオーディオ信号中の制御情報を所定周期毎に取込み、上記制御情報が変化したかどうかを検出する手段と、記録媒体に記録すべきデジタルオーディオ信号中のサブコードデータを形成する手段と、上記サブコードデータをデジタルオーディオ信号に付加して記録媒体に記録する手段とを備え、上記サブコードデータを形成する手段は、上記制御情報が変化したことが検出されると、上記記録媒体に記録するサブコードを変更する処理を行うようにしたことを特徴とするデジタル信号記録装置。

【請求項 2】 上記制御情報は、コピー禁止を制御するデータである請求項 1 記載のデジタル信号記録装置。

【請求項 3】 上記制御情報は、エンファシスを制御するデータである請求項 1 記載のデジタル信号記録装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、特に、デジタル入力でデジタルオーディオ信号を DAT (Digital Audio Tape Recorder) で記録する場合に用いて好適なデジタル信号記録装置に関する。

【0002】

【従来の技術】 DAT、CD プレーヤ、衛星放送チューナ等には、デジタルオーディオ入出力端子が設けられており、各オーディオ機器間で、デジタルオーディオ信号を伝送することが可能とされている。このように、各オーディオ機器間でデジタルオーディオ信号を伝送する場合、デジタルオーディオ信号が所定の伝送フォーマットで伝送される。この伝送フォーマットでは、伝送されるデジタルオーディオ信号中に、プリエンファシスの有無や、コピーに関する情報等の制御情報が含まれる。

【0003】 従来、かかる伝送フォーマットでデジタルオーディオ入出力端子に送られてくるデジタルオーディオ信号を DAT で記録する場合、以下のような処理が行われている。

【0004】 先ず、所定周期毎に送られてくる制御情報が毎回抽出され、この制御情報から、プリエンファシスの有無やコピーに関する情報等の制御情報が取り出される。

【0005】 このプリエンファシスの有無やコピーに関する情報等の制御情報に基づいて、サブコード (PCM-ID) のデータが形成される。すなわち、DAT では、曲番、時間等を記録するサブコード-ID と、エンファシスの有無、コピー禁止等の制御情報を記録する PCM-ID の 2 種類のサブコードが用意されている。この PCM-ID に記録される制御情報は、伝送されてきた制御情報に基づいて、制御情報が送られてくる毎に、

形成される。

【0006】 このようにして形成されたサブコードがデジタルオーディオデータに付加され、これが磁気テープに記録される。

【0007】

【発明が解決しようとする課題】 上述のように、従来の DAT では、デジタルオーディオ入出力端子に送られてくるデジタルオーディオ信号を記録する場合、所定周期毎に、毎回、プリエンファシスの有無やコピーに関する情報等に基づいて、サブコードを形成する処理を行っている。このため、コントローラの処理に負担がかかり、コントローラの処理時間が長くなるという問題が生じている。

【0008】 したがって、この発明の目的は、デジタルオーディオ入出力端子に送られてくるデジタルオーディオ信号を記録する場合に、コントローラの処理時間が短縮できるデジタル信号記録装置を提供することにある。

【0009】

【課題を解決するための手段】 この発明は、所定のフォーマットのデジタルオーディオ信号中の制御情報を所定周期毎に取り込み、制御情報が変化したかどうかを検出する手段と、記録媒体に記録すべきデジタルオーディオ信号中のサブコードデータを形成する手段と、サブコードデータをデジタルオーディオ信号に付加して記録媒体に記録する手段とを備え、サブコードデータを形成する手段は、制御情報が変化したことが検出されると、記録媒体に記録するサブコードを変更する処理を行うようにしたことを特徴とするデジタル信号記録装置である。

【0010】 制御情報は、コピー禁止を制御するデータである。また、制御情報は、エンファシスを制御するデータである。

【0011】 プリエンファシスの有無やコピーに関する情報等は、通常、1 回の録音では、変更されない。このため、デジタルオーディオ入出力端子に送られてくるデジタルオーディオ信号を記録する場合、所定周期毎に毎回、サブコードデータを形成する処理を行う必要はない。

【0012】 プリエンファシスの有無やコピーに関する情報が変化したかどうかを検出し、変化したときのみ、サブコードデータを形成する処理を行えば、コントローラの負担が軽くなり、コントローラの処理時間が短縮できる。

【0013】

【発明の実施の形態】 以下、この発明の形態について図面を参照して説明する。図 1 は、この発明が適用できる DAT の構成を示すものである。図 1 において、1A 及び 1B はヘッドである。ヘッド 1A 及び 1B は、互いに異なるアジマス角とされている。このヘッド 1A 及び 1

3

Bは、回転ドラム2に取り付けられている。回転ドラム2に、磁気テープ3が90度の角間隔で巻き付けられている。磁気テープ3は、キャプスタンモータ4により送られる。

【0014】5はサーボ制御回路である。サーボ制御回路5は、ドラムサーボ、キャプスタンサーボ、ATFトラッキングサーボ等のサーボ処理を行うものである。すなわち、回転ドラム2には、FGヘッド及びPGヘッド等の回転検出装置（図示せず）が設けられており、この回転検出装置の出力を用いて、回転ドラム2の回転が制御される。また、キャプスタンモータ4には回転検出装置（図示せず）が設けられており、この回転検出装置の出力を用いて、磁気テープ3の送りが制御される。更に、パイロット信号の再生出力から両側の隣接トラックのクロストークレベルが検出され、これにより、ATFトラッキング制御がなされる。

【0015】6はシステムコントローラである。システムコントローラ6は、全体の動作を管理している。システムコントローラ6には、入力キー7から入力を与えられる。また、ディスプレイ8に、種々の情報が表示される。

【0016】9は信号処理回路である。信号処理回路9は、エラー訂正符号の符号化／復号化処理等の処理を行うと共に、サブコードデータの付加／抽出を行う。DATのサブコードとしては、曲番、時間等を記録するサブコード-IDと、エンファシスの有無、コピー情報、標本化周波数等のコントロール信号を記録するPCM-IDとの2種類が用意されている。サブコード-IDは、1トラックのサブコード領域に記録されるもので、アフレコが可能である。PCM-IDは、PCM領域にPCMデータと共に記録される。PCM-IDに対して、メモリ10が設けられる。

【0017】11は変復調回路である。DATでは、変調方式として、8-10変換が用いられている。すなわち、16ビットのデータは、上位8ビットと下位8ビットとに分けられる。夫々の8ビットが10ビットの符号に変換される。

【0018】アナログオーディオ信号を入力して記録する場合には、入力端子12にアナログオーディオ信号が供給される。入力端子12からのアナログオーディオ信号がA/Dコンバータ13に供給される。A/Dコンバータ13で、アナログオーディオ信号が16ビットでデジタル化される。このデジタルオーディオ信号が信号処理回路9に供給される。

【0019】信号処理回路9で、エラー訂正符号化処理が行われ、これが一旦メモリ10に書き込まれる。また、信号処理回路9には、コントローラ14から、サブコードが供給される。デジタルオーディオ信号に、このサブコードが付加される。サブコードには、前述したように、曲番、時間等を記録するサブコード-IDと、

4

エンファシスの有無、コピー情報、標本化周波数等のコントロール信号を記録するPCM-IDとの2種類がある。なお、DATでは、エンファシスを施して記録する場合と、エンファシスを施さずに記録する場合とが採り得る。このエンファシスの有無に関する情報は、PCM-IDの中に含まれる。

【0020】信号処理回路9の出力が変復調回路11に供給される。変復調回路11で、記録データが8-10変調される。変復調回路11の出力が記録アンプ15を介して、ヘッド1A及び1Bに供給される。ヘッド1A及び1Bにより、磁気テープ3にデジタルオーディオ信号が記録される。

【0021】図2は、1トラックの構成を示すものである。図2に示すように、1トラックには、ヘッドの走行方向に、8ブロックのサブコード領域SUB1、5ブロックのATF領域ATF1、128ブロックのPCM領域PCM、5ブロックのATF領域ATF2、8ブロックのサブコード領域SUB2が配置される。サブコード領域SUB1及びSUB2には、曲番、時間等を示すサブコード-IDが記録される。ATF領域ATF1及びATF2には、トラッキング用のパイロット信号が記録される。

【0022】再生時には、ヘッド1A及び1Bの出力が再生アンプ16を介して、変復調回路11に供給される。変復調回路11により、再生データが復調される。この再生データは、信号処理回路9に供給される。また、変復調回路11で、ATF信号が再生される。このATF信号は、サーボ制御回路5に供給される。

【0023】信号処理回路9で、エラー訂正処理等が行われる。また、サブコードデータがコントローラ14で検出され、このサブコードデータがシステムコントローラ6に供給される。このサブコードデータを基に、曲番やタイムコードの表示がディスプレイ8になされると共に、エンファシスやコピー禁止等の動作が設定される。

【0024】信号処理回路9の出力がD/Aコンバータ17に供給される。D/Aコンバータ17により、デジタルオーディオ信号がアナログオーディオ信号に変換される。D/Aコンバータ17の出力が出力端子18から出力される。

【0025】なお、DATには、デジタルオーディオ入出力端子19が設けられている。デジタルオーディオ入出力端子19には、デジタル信号インターフェースフォーマットで、デジタルオーディオ信号が入／出力される。デジタル信号インターフェースフォーマットのデータ中には、エンファシスの有無やコピー禁止／許可等の制御情報が含まれている。

【0026】デジタルオーディオ信号入出力端子19にデジタルオーディオ信号を入力して記録する場合には、デジタルオーディオ信号入出力端子19からのデジタルオーディオ信号は、信号処理回路9に供給され

5

る。コントローラ14で、エンファシスの有無やコピー禁止/許可等の制御情報が取り込まれる。コントローラ14は、これらの情報をシステムコントローラ6に送ると共に、これらの情報を含めて、サブコードデータを形成する。

【0027】デジタルオーディオ信号入出力端子19からデジタルオーディオ信号を出力する場合には、コントローラ14は、サブコードの制御情報に基づいて、デジタルオーディオ信号に制御情報を付加し、デジタル信号インターフェースフォーマットのデータを形成する。このデジタル信号インターフェースフォーマットのデジタルオーディオ信号がデジタルオーディオ入出力端子19から出力される。

【0028】次に、デジタルオーディオ入出力端子19に入出力されるデジタルオーディオ信号の伝送フォーマットについて説明する。

【0029】図3は、デジタルオーディオ入出力端子に供給されるデジタルオーディオ信号の伝送フォーマットを示すものである。図3Aに示すように、チャンネル1とチャンネル2の2つのサブフレームが伝送され、このチャンネル1とチャンネル2の2つのサブフレームから、1フレームが構成される。各サブフレームは、図3Bに示すように、32ビットからなり、4ビットの同期プリアンプと、4ビットの予備データの後に、20ビットのオーディオデータが転送される。残りのビットには、有効ビット（ビットV）、ユーザズビット（ビットU）、チャンネルステータスビット（ビットC）、パリティビット（ビットP）が含まれている。

【0030】チャンネルステータスビットは、コントロールコードや、カテゴリコード等を含むもので、192フレームでひとつのブロックとして意味を持つように構成されている。

【0031】図4は、192フレーム分のチャンネルステータスビットを示すものである。図4に示すように、チャンネルステータスビットのビット1からビット5まではコントロールビットである。コントロールビットは、データの用途、デジタルコピーの可否等を示している。すなわち、図5に示すように、コントロールビットのビット1はオーディオデータかデータかを示すものであり、「0」ならオーディオデータ、「1」ならデータを示している。コントロールビットのビット2は、コピー禁止/許可を示しており、「0」ならコピー禁止、「1」ならコピー許可を示している。コントロールビットのビット3はプリエンファシスの有無を示しており、「0」ならプリエンファシスあり、「1」ならプリエンファシス無しである。コントロールビットのビット5は2チャンネルか4チャンネルかを示すものであり、「0」なら2チャンネル、「1」なら4チャンネルである。

【0032】ビット8からビット14まではカテゴリ

6

コードである。カテゴリコードは、CDプレーヤか、DATか等を示している。すなわち、図6に示すように、「00000000」ならゼネラルを示し、「10000000」ならCDプレーヤを示し、「11000000」ならDATを示し、「11000001」ならDAT-Pを示している。なお、カテゴリコードは、これ以外のものについても、定義されている。また、DAT-Pは、DATで世代に応じたデジタルコピー禁止を制御するのに用いられる。

10 【0033】ビット16からビット19まではソース番号を示すものである。ビット20からビット23まではチャンネル番号を示すものである。

【0034】ビット24からビット27は標準化周波数ものである。すなわち、図7に示すように、「0000」で44.1kHzを示し、「0100」で48kHzを示し、「1100」で32kHzを示している。

20 【0035】上述のように、DAT-Pは、DATで世代に応じたデジタルコピー禁止を制御するのに用いられる。つまり、著作権の伴うオーディオ信号をデジタル入力でDATで記録を行う場合には、1回限りのコピーが許可される。この場合には、まず、DAT-Pのカテゴリコードで、コピー禁止/許可のコントロールビットがコピー禁止とされる。コントロールビットがコピー禁止であっても、カテゴリコードがDAT-Pであれば、記録が許可される。そして、再生時には、今度は、カテゴリコードがDATとされ、コピー禁止/許可のコントロールビットがコピー禁止とされる。コントロールビットがコピー禁止であり、カテゴリコードがDATであれば、記録は許可されない。これにより、世代制限のコピー禁止が制御できる。

30 【0036】次に、PCM-IDについて詳述する。図2に示したように、各トラックのPCM領域には、128ブロックのデータが記録される。図8に示すように、1ブロックは、288ビットから構成される。1ブロックには、8ビットのシンクパターンと、8ビットのメインID(W1)と、8ビットのブロックアドレス(W2)と、8ビットのパリティと、256ビットのPCMデータ及びパリティが配置される。

40 【0037】メインIDは、図9に示すように、1ブロック飛びに、フォーマットIDが記録されている。ID-0はフォーマット区分と呼ばれ、オーディオ用かどうかを示すものである。ID-1はエンファシスの有無を示すものである。エンファシスを施す場合には、ID-1が「01」とされる。

50 【0038】ID-2は標準化周波数を示し、標準化周波数としては、周波数48kHzの標準モードの他に、周波数32kHzが設定できる。ID-3はチャンネル数を示し、ID-4は量子化数を示す。ID-5はトラック幅を示し、標準では13.6μmのものが用いられ、また、プリレコーディッド用の20.4μmのもの

7

を用いることができる。ID-6はコピー禁止を示し、「00」がコピー許可、「10」がデジタルコピー禁止である。ID-7はPACK用で、ある大きさのデータ容量を1つのパッケージとし、その中に各種データを入れて利用するものである。

【0039】前述したように、この発明が適用できるDATには、デジタルオーディオ入出力端子が設けられている。このデジタルオーディオ入出力端子を用いて、他の機器からデジタルオーディオ信号を送送し、デジタルオーディオ信号をデジタルで記録できる。

【0040】図10において、101はこの発明が適用されたDATであり、102は他のデジタルオーディオ機器である。デジタルオーディオ機器102は、DATでも良いし、デジタル入出力端子を有するCDプレーヤや衛星放送チューナでも良い。デジタルオーディオ機器102のデジタルオーディオ入出力端子19Bと、デジタルオーディオ入出力端子19Aとが結ばれる。

【0041】デジタルオーディオ機器102のデジタルオーディオ入出力端子19Bから、DAT101のデジタルオーディオ入出力端子19Aに、デジタルオーディオ信号が供給される。このデジタルオーディオ信号は、前述した伝送フォーマットに従って伝送される。このデジタルオーディオ信号がDAT101に記録される。

【0042】このように、デジタルオーディオ信号を記録する場合、図1に示したように、デジタルオーディオ入出力端子19からのデジタルオーディオ信号が入力され、コントローラ14で、このエンファシスの有無やコピー禁止/許可等の制御情報が取り込まれる。コントローラ14は、これらの情報をシステムコントローラ15に送ると共に、これらの情報から、PCM-IDのエンファシスの有無やコピー禁止/許可等の制御情報を形成する。

【0043】入力されるデジタルオーディオ信号中には、図3及び図4に示したように、一定の周期毎に、エンファシスの有無やコピー禁止/許可等の制御情報が送られてくる。この情報が送られてくる毎に、毎回、プリエンファシスの有無やコピーに関する情報等に基づいて、PCM-IDを形成する処理を行なうのでは、コントローラ14の負担が大きい。

【0044】プリエンファシスの有無やコピーに関する情報等は、通常、1回の録音では変更されない。そこで、エンファシスの有無やコピー禁止/許可等の制御情報が変化したかどうかを検出し、変化があった場合のみ、プリエンファシスの有無やコピーに関する情報等に基づいて、PCM-IDの変更処理を行っている。

【0045】すなわち、図11は、この時の処理を説明するための機能ブロック図である。入力端子110から変化判別ブロック111に、前述した伝送フォーマット

8

のデジタルオーディオ信号が供給される。変化判別ブロック111は、伝送されてきたデジタルオーディオ信号中から、プリエンファシスの有無やコピーに関する情報等を抜き取り、プリエンファシスの有無やコピーに関する情報等が変化したかどうかを検出し、これに応じて、フラグを立てる。すなわち、変化判別ブロック111は、図12に示すように、プリエンファシスの有無やコピーに関する情報等が変化していなければ（ステップS1）、フラグをクリアし（ステップS2）、変化があれば、フラグをセットする（ステップS3）。この処理は、エンファシスの有無やコピー禁止/許可等の制御情報が送られてくる毎に、毎回、行われる。

【0046】変化判別ブロック111からのフラグは、フラグ判定ブロック112に供給される。フラグ判定ブロック112は、図13に示すように、変化判別ブロック111からのフラグを検出している（ステップS11）。このフラグがセットされ、プリエンファシスの有無やコピーに関する情報等が変化したと判断されると、フラグ判定ブロック112は、コード変更ブロック113に、データ変更指令を与える。

【0047】コード変更ブロック113は、フラグ判定ブロック112からのデータ変更指令により起動される。そして、伝送されてきたデジタルオーディオ信号中から取り出されたプリエンファシスの有無やコピーに関する情報等を基に、PCM-IDに、エンファシスの有無や、コピー禁止に関する制御コードを記録する。

【0048】このように、コード変更ブロック113は、エンファシスの有無やコピー禁止/許可等の制御情報が変化した場合のみ起動されている。このため、エンファシスの有無やコピー禁止/許可等の制御情報が送られてくる毎に、毎回、PCM-IDに記録するコードを形成する処理を行う必要がなく、コントローラの負担を軽減できる。

【0049】上述のように、エンファシスの有無やコピー禁止/許可等の制御情報が変化した場合にのみ、PCM-IDに記録するコードを形成する処理を行うようにすると、記録開始時に、PCM-IDが記録されないことが考えられる。そこで、最初に、採りえない制御情報を初期値として設定しておく。このようにすれば、記録開始時に、エンファシスの有無やコピー禁止/許可等の制御情報が変化したと判断され、これらの情報に基づいて、PCM-IDが記録される。

【0050】

【発明の効果】この発明によれば、伝送されてきたデジタルオーディオ信号中のプリエンファシスの有無やコピーに関する情報を取り出し、この情報が変化したかどうかを検出し、この情報が変化したときにのみ、サブコードデータを形成する処理を行なっている。このため、コントローラの負担が軽くなり、コントローラの処理時間が短縮できる。

【図面の簡単な説明】

【図1】この発明が適用できるDATの構成を示すブロック図である。

【図2】この発明が適用できるDATの1トラックの構成を示す略線図である。

【図3】この発明が適用できるDATの説明に用いる略線図である。

【図4】この発明が適用できるDATの説明に用いる略線図である。

【図5】この発明が適用できるDATの説明に用いる略線図である。

【図6】この発明が適用できるDATの説明に用いる略線図である。

【図7】この発明が適用できるDATの説明に用いる略線図である。

【図8】デジタルオーディオ入力の説明に用いる略線図である。

【図9】デジタルオーディオ入力の説明に用いる略線

図である。

【図10】デジタルオーディオ端子を用いた伝送の説明に用いる斜視図である。

【図11】この発明が適用されたサブコード形成処理の説明に用いる機能ブロック図である。

【図12】この発明が適用されたサブコード形成処理の説明に用いるフローチャートである。

【図13】この発明が適用されたサブコード形成処理の説明に用いるフローチャートである。

【符号の説明】

1A、1B ヘッド

9 信号処理回路

14 コントローラ

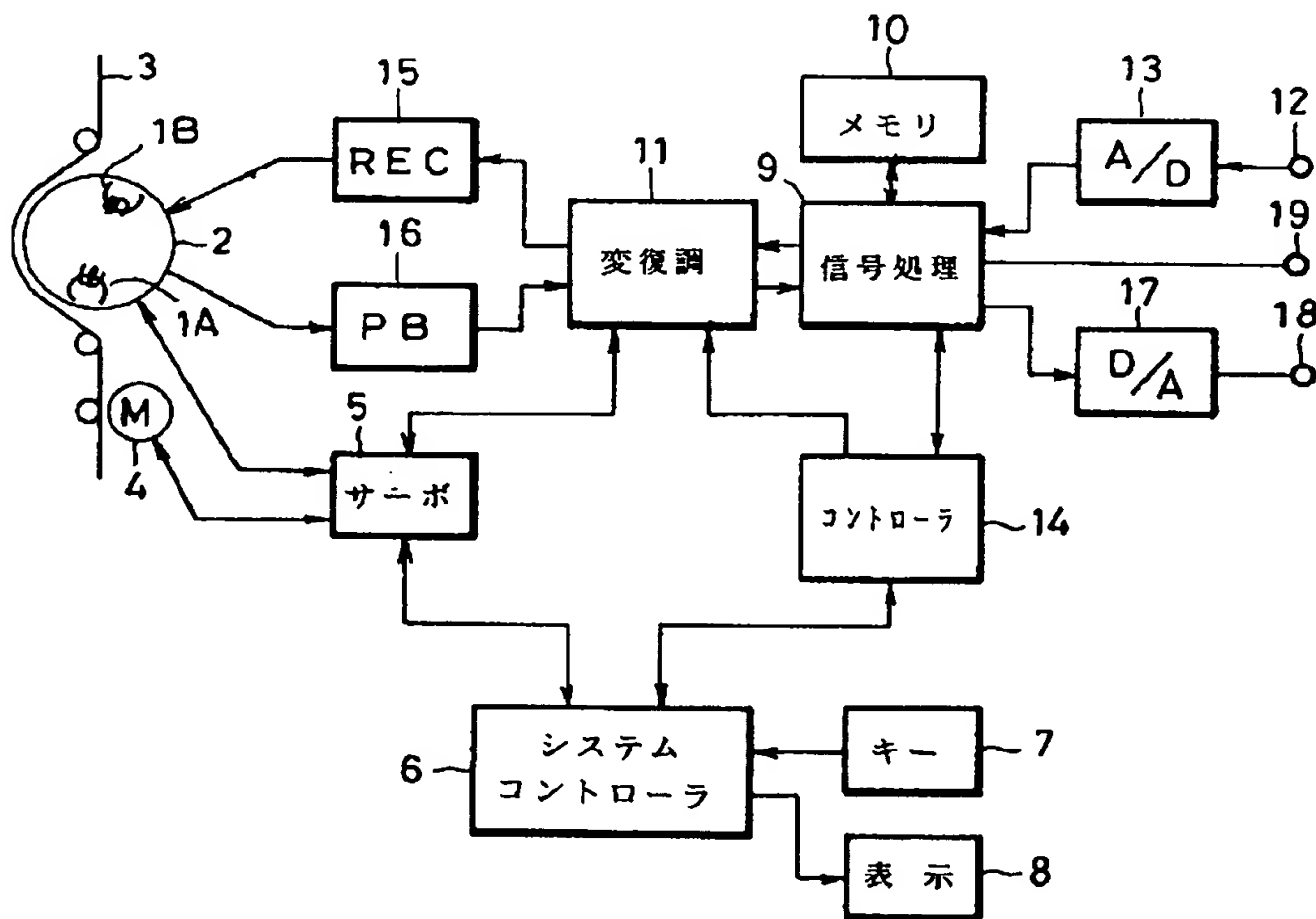
19 デジタルオーディオ入出力端子

111 変化判別ブロック

112 フラグ判定ブロック

113 コード変更ブロック

【図1】



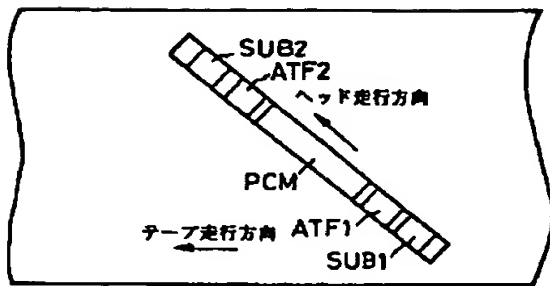
【図6】

カテゴリコード (-H)										
0	0	0	0	0	0	0	0	0	:	ゼネラル
1	0	0	0	0	0	0	0	0	:	CDプレーヤ
1	1	0	0	0	0	0	0	0	:	DAT
1	1	0	0	0	0	0	0	1	:	DAT-P

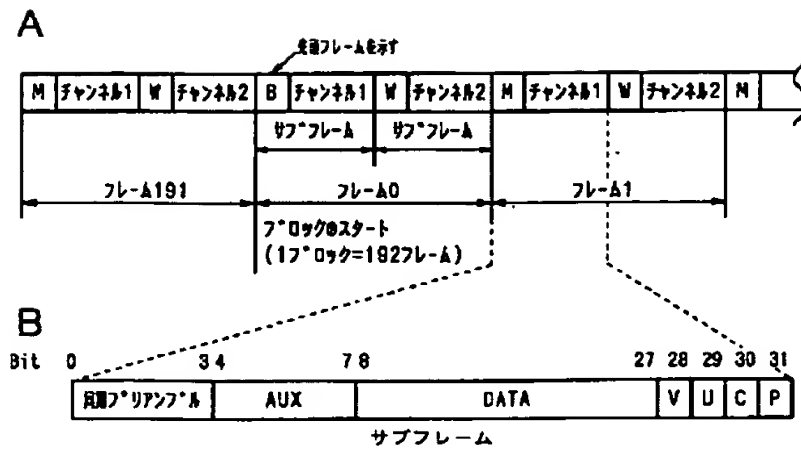
【図7】

標準化周波数	<div><div></div><div></div><div></div><div></div></div>				
0	0	0	0	:	44.1 kHz
0	1	0	0	:	48 kHz
1	1	0	0	:	32 kHz

【図2】



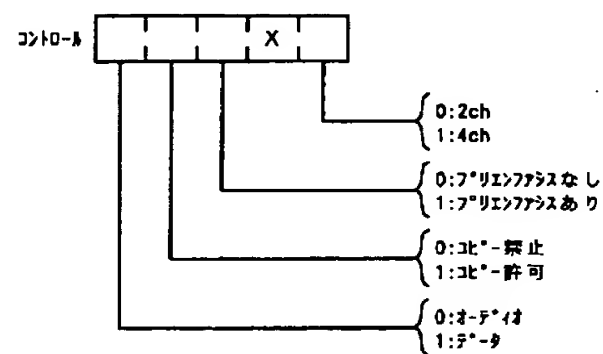
【図3】



【図4】

0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
0	0	コントロール				0	0					カタコトサコート			0
16		リリース番号				チャンネル番号						基本化用位置			クロック位置
32															
48															
64															
80															
96															
112															
128															
144															
160															
176															

【図5】



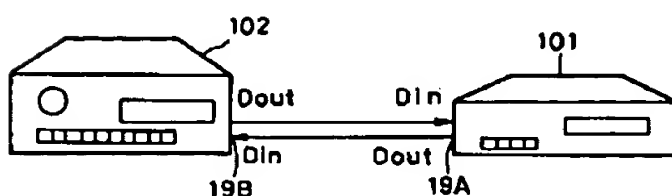
【図9】

メインID (W1)			ブロックアドレス (W2)			
フォーマットID	ID1	フレームアドレス	0	X	X	X
オプションコード			0			0 0 1
ID2	ID3	フレームアドレス	0			0 1 0
オプションコード			0			0 1 1
ID4	ID5	フレームアドレス	0			1 0 0
オプションコード			0			1 0 1
ID6	ID7	フレームアドレス	0			1 1 0
オプションコード			0			1 1 1

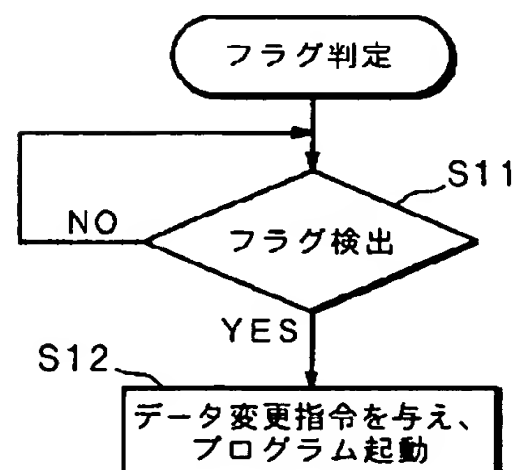
【図8】

同期信号	メインID (W1)	ブロックアドレス (W2)	パリティ	PCM データ	パリティ	同期信号
8	8	8	8	256ビット		
17ブロック・288ビット						

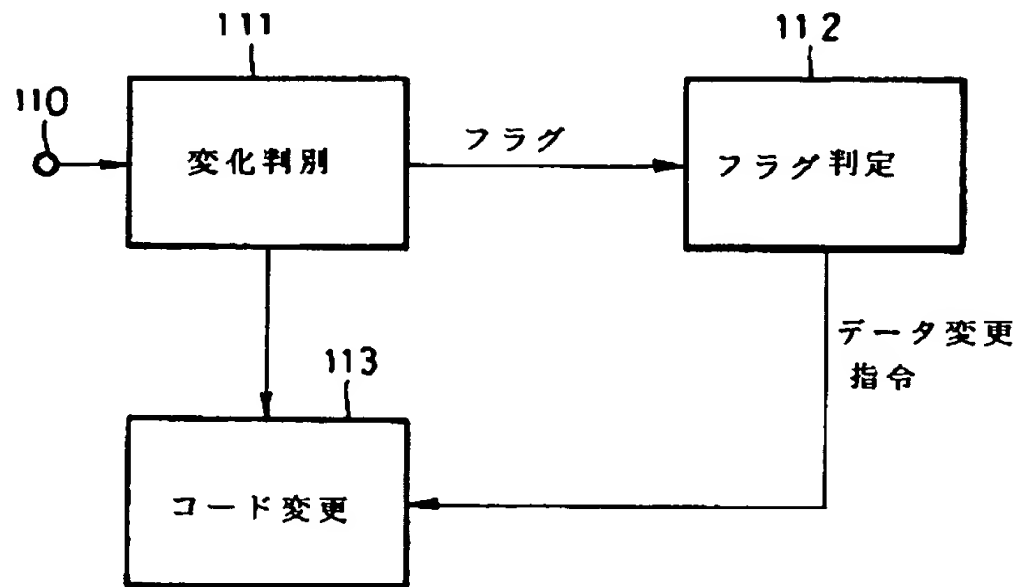
【図10】



【図13】



【図11】



【図12】

